မာတိကာ

အမှာစာ + မာတိကာ
စာရေးသူ၏အမှာစာ

အခန်း(၁) ကိန်းဂဏန်းစနစ်များနှင့်အညွှန်းပြုကိန်းများ
၁-၁ ဒစ်ဂျစ်တယ် နှင့်အင်နာလော့တို့၏အဓိပ္ပါယ်
၁-၂ အင်နာလော့/ဒစ်ဂျစ်တယ် အီလက်ထရွန်းနစ်စနစ်များ
၁-၃ ဒစ်ဂျစ်တယ်လော့ဂျစ်၏ဘိုင်နရီသဘာဝ
၁-၄ ကိန်းဂဏန်းစနစ်များ
၁-၄-၁ ဒက်စီမယ်ဂဏန်းစနစ်
၁-၄-၂ ဘိုင်နရီဂဏန်းစနစ်
၁-၄-၃ ဘိုင်နရီဂဏန်းစနစ်မှဒက်စီမယ်ဂဏန်းစနစ်သို့ပြောင်းနည်း
၁-၄-၄ ဒက်စီမယ်ဂဏန်းစနစ်မှဘိုင်နရီဂဏန်းစနစ်သို့ပြောင်းနည်း
၁-၄-၅ အော့တယ်ဂဏန်းစနစ်
၁-၄-၆ အော့တယ်ဂဏန်းစနစ်မှအခြားစနစ်များသို့ပြောင်းနည်းများ
၁-၄-၇ ဟက်ဆာဒက်စီမယ်ဂဏန်းစနစ်
၁-၄-၈ ဟက်ဆာဒက်စီမယ်ဂဏန်းစနစ်မှအခြားစနစ်များသို့ပြောင်းနည်းများ
၁-၅ အညွှန်းပြုကိန်းများ
၁-၅-၁ ဘီစီဒီအညွှန်းပြုကိန်း
၁-၅-၂ အယ်ဖာနျူမက်တစ်အညွှန်းပြုကိန်း
၁-၅-၃ ပယ်ရတီအညွှန်းပြုကိန်း

အခန်း(၂) ဒစ်ဂျစ်တယ်လော့ဂျစ်အခြေခံများ
၂-၁ နိဒါန်း
၂-၂ လော့ဂျစ်အခြေများနှင့်လှိုင်းပုံများ
၂-၃ ဘူးလင်းဖေါ်ပြချက်များနှင့်မှန်ကန်မှုဇယားများ
၂-၃-၁ AND ဖန်ရှင်
၂-၃-၂ OR ဖန်ရှင်
၂-၃-၃ NOT ဖန်ရှင်
၂-၄ ဒစ်ဂျစ်တယ်အိုင်စီများ
၂-၅ အခြေခံလော့ဂျစ်အိုင်စီများ
၂-၅-၁ AND ဂိတ်
၂-၅-၂ OR ဂိတ်
၂-၅-၃ NOT ဂိတ် (သို့) အင်ဗာတာ
၂-၆ NAND/NOR လော့ဂျစ်
၂-၆-၁ NAND ဂိတ်
၂-၆-၂ NOR ဂိတ်
၂-၇ EXCLUSIVE-OR/EXCLUSIVE-NOR လော့ဂျစ်
EXCLUSIVE-OR(XOR) ဂိတ်
EXCLUSIVE-NOR(XNOR) ဂိတ်
၂-၈ လော့ဂျစ်ဂိတ်များအကျဉ်းချုပ်ဖေါ်ပြချက်

အခန်း(၃) ကွန်ဘိုင်နေးရှင်းနယ်လော့ဂျစ်
၃-၁ နိဒါန်း
၃-၂ ဘူးလင်းဖေါ်ပြချက်များမှလော့ဂျစ်ပတ်လမ်းများဖေါ်ထုတ်နည်း
၃-၃ လော့ဂျစ်ပတ်လမ်းများမှဘူးလင်းဖေါ်ပြချက်များဖေါ်ထုတ်နည်း
၃-၄ ဘူးလင်းအက္ခရာသင်္ချာသီအိုရမ်များ
၃-၅ ယူနီဗာဆယ်လော့ဂျစ်ဂိတ်များ
၃-၆ ရွှမ်းဆောင်မှုအခြေပြလော့ဂျစ်
၃-၇ Karnaugh Maps
၃-၇-၁ ဘူးလင်းဖေါ်ပြချက်များကို Karnaugh Map ပုံဖေါ်ခြင်း
၃-၇-၂ အုပ်စုသတ်မှတ်ခြင်း
၃-၇-၃ ဘူးလင်းဖေါ်ပြချက်များကိုလွယ်ကူအောင်ရှင်းခြင်း
၃-၇-၄ လွတ်နေသောကိန်းရှင်များပါဝင်သောဘူးလင်းဖေါ်ပြချက်အတွက် Karnaugh Map ဆွဲနည်း
၃-၈ ဒစ်ဂျစ်တယ်ပတ်လမ်းတစ်ခုကိုဒီဇိုင်းပြုလုပ်နည်း
၃-၉ Don't-Care Terms

အခန်း(၄) တီတီအယ်လ်ဂိတ်အိုင်စီအသုံးချပတ်လမ်းများ
၄-၁ နိဒါန်း
၄-၂ 74-အုပ်စုအိုင်စီများ
၄-၃ 7400/74LS00(Quad NAND Gate)အိုင်စီ
၄-၄ 7402/74LS02(Quad NOR Gate)အိုင်စီ
၄-၅ 7404/74LS04(Hex Inverter)အိုင်စီ
၄-၆ 7408/74LS08(Quad AND Gate)အိုင်စီ
၄-၇ 7432/74LS32(Quad OR Gate)အိုင်စီ
၄-၈ 7410/74LS10(Triple 3-input NAND Gate)အိုင်စီ
၄-၉ 7420/74LS20(Dual 4-input NAND Gate)အိုင်စီ
၄-၁၀ 7430/74LS30(8-input NAND Gate)အိုင်စီ
၄-၁၁ 7427/74LS27(Triple 3-input NOR Gate)အိုင်စီ
၄-၁၂ 7451/74LS51(AND-OR-INVERTE Gate)အိုင်စီ
၄-၁၃ 7413/74LS13(Dual 4-input NAND Schmitt Trigger)အိုင်စီ
၄-၁၄ 7432/74LS32(Quad 2-input NAND Schmitt Trigger)အိုင်စီ

အခန်း(၅) စီမော့စ်ဂိတ်အိုင်စီအသုံးချပတ်လမ်းများ
၅-၁ နိဒါန်း
၅-၂ 4011(Quad 2-input NAND Gate)အိုင်စီ
၅-၃ 4001(Quad 2-input NOR Gate)အိုင်စီ
၅-၄ 4049(Hex Inverting Buffer)အိုင်စီ
၅-၅ 4050(Hex Non-inverting Buffer)အိုင်စီ
၅-၆ 4023(Triple 3-input NAND Gate)အိုင်စီ
၅-၇ 4012(Dual 4-input NAND Gate)အိုင်စီ
၅-၈ 4070(Exclusive-OR Gate)အိုင်စီ

အခန်း(၆) စီကွင်ရှယ်လော့ဂျစ်
၆-၁ နိဒါန်း
၆-၂ Latch Flip-Flops
၆-၂-၁ NAND Gates RS Latch
၆-၃ Latch များကိုအသုံးချခြင်း
၆-၃-၁ Switch-Contact Debounce
၆-၃-၂ Gated Latches
၆-၃-၃ D Latche
၆-၄ Edge-Triggered Flip-Flops
၆-၄-၁ D Flip-Flop
၆-၄-၂ J-K Flip-Flops
၆-၄-၃ J-K Master-Slave Flip-Flops
၆-၄-၄ Flip-Flop Timing
၆-၄-၅ Asynchronors Inputs
၆-၅ COUNTERS
၆-၅-၁ Asynchronors Counters
၆-၅-၂ Asynchronors Down Counters
၆-၅-၃ Synchronors Counters
၆-၅-၄ 7493A MSI Counter
၆-၅-၅ 74193 MSI Up/DownCounter
၆-၅-၆ MOD Counter တစ်ခုကိုဒီဇိုင်းလုပ်ခြင်း
၆-၆ Monostable and Astable Multivibrators
၆-၆-၁ Monostable Multivibrators
၆-၆-၂ Astable Multivibrators

အခန်း(၇) ဒေတာထိန်းသိမ်းပတ်လမ်းများ
၇-၁ နိဒါန်း
၇-၂ ရယ်ဂျစ်စတာများ
၇-၂-၁ ဒေတာရယ်ဂျစ်စတာများ
၇-၂-၂ ရှစ်ဖ်ရယ်ဂျစ်စတာများ
၇-၃ ရှစ်ဖ်ရယ်ဂျစ်စတာကောင်တာများ
၇-၃-၁ ရင်းကောင်တာ
၇-၃-၂ ဂျွန်ဆင်ကောင်တာ
၇-၄ ထရိုင်စတိတ်ထိန်းသိမ်းကိရိယာများ
၇-၄-၁ ဘာဖါပတ်လမ်းများ
၇-၄-၂ ရှမစ်ထရစ်ဂါပတ်လမ်းများ
၇-၄-၃ ထရန်စီဘာပတ်လမ်းများ
၇-၅ ဒေတာကွန်ဗာတာများ
၇-၅-၁ မာလ်တီပလက်ဆာများ
၇-၅-၂ ဒီမာလ်တီပလက်ဆာများ
၇-၅-၃ ဒီကုတ်တာနှင့်အင်ကုတ်တာများ
၇-၆ ဒီအေစီများ
၇-၇ အေဒီစီများ
၇-၈ Universal Asychronous Receiver Transmitter(UARTs)

အခန်း(၈) လော့ဂျစ်အမျိုးအနွယ်များ၏အခြေခံများ
၈-၁ နိဒါန်း
၈-၂ အိုင်စီသတ်မှတ်ချက်များ
၈-၂-၁ အကျဉ်းချုပ်ဖေါ်ပြချက်
၈-၂-၂ ပတ်လမ်းပုံ
၈-၂-၃ လျှပ်စစ်ဆိုင်ရာသွင်ပြင်လက္ခဏာများ
၈-၃ ဒေတာစာရွက်မှအဖြေရှာခြင်း
၈-၄ တီတီအယ်လ်ပတ်လမ်းကိုစိစစ်ခြင်း
၈-၅ စီမော့စ်ပတ်လမ်းကိုစိစစ်ခြင်း
၈-၆ လော့ဂျစ်အမျိုးအနွယ်များဆက်တွဲအသုံးပြုနည်း
၈-၇ တီတီအယ်လ်အိုင်စီများဖြင့်ပတ်လမ်းတည်ဆောက်သည့်အခါ လိုက်နာရမည့်အချက်များ
၈-၈ စီမော့စ်အိုင်စီများဖြင့်ပတ်လမ်းတည်ဆောက်သည့်အခါ လိုက်နာရမည့်အချက်များ
၈-၉ တီတီအယ်လ်နှင့်စီမော့စ်အိုင်စီပတ်လမ်းများချို့ယွင်းမှုအတွက်အပြစ်ရှာခြင်း

အခန်း(၉) မယ်မိုရီပတ်လမ်းများ
၉-၁ နိဒါန်း
၉-၂ မယ်မိုရီအခြေခံများ
၉-၃ ROM
၉-၄ RAM
၉-၅ မယ်မိုရီကိုတိုးချဲ့ခြင်း

အခန်း(၁၀) တီတီအယ်လ်ဒေတာထိန်းပတ်လမ်းနှင့်စီကွင်ရှယ်လော့ဂျစ်အိုင်စီ အသုံးချပတ်လမ်းများ
၁၀-၁ နိဒါန်း
၁၀-၂ 74LS367(HEX 3-STATE BUS DRIVER) အိုင်စီ
၁၀-၃ 74LS368(HEX 3-STATE BUS DRIVER) အိုင်စီ
၁၀-၄ 74LS85(4-BIT MAGNITUDE COMPARATOR) အိုင်စီ
၁၀-၅ 74LS157(QUAD 1-OF-2 DATA SELECTOR) အိုင်စီ
၁၀-၆ 74LS151(1-OF-8 DATA SELECTOR) အိုင်စီ
၁၀-၇ 7441(BCD-TO-DECIMAL DECODER) အိုင်စီ
၁၀-၈ 7447(BCD-TO-7 SEGMENT DECODER/DRIVER) အိုင်စီ
၁၀-၉ 74LS196[BCD(DECADE)COUNTER] အိုင်စီ
၁၀-၁၀ 7448(BCD-TO-7 SEGMENT DECODER/DRIVER) အိုင်စီ
၁၀-၁၁ 74LS123(DUAL ONE SHOT) အိုင်စီ
၁၀-၁၂ 7474/74LS74(DUAL D FLIP-FLOP) အိုင်စီ
၁၀-၁၃ 7473/74LS73(DUAL J-K FLIP-FLOP) အိုင်စီ
၁၀-၁၄ 7476/74LS76(DUAL J-K FLIP-FLOP) အိုင်စီ
၁၀-၁၅ 7475/74LS75(QUAD LATCH) အိုင်စီ
၁၀-၁၆ 74175/75LS175(QUAD D FLIP-FLOP) အိုင်စီ
၁၀-၁၇ 74373/74LS373(OCTAL D LATCH) အိုင်စီ
၁၀-၁၈ 74374/74LS374(OCTAL D FLIP-FLOP) အိုင်စီ
၁၀-၁၉ 74164/74LS164(8-BIT SHIFT REGISTER) အိုင်စီ
၁၀-၂၀ 74194/74LS194(4-BIT SHIFT REGISTER) အိုင်စီ
၁၀-၂၁ 7490/74LS90[BCD(DECADE)COUNTER အိုင်စီ
၁၀-၂၂ 7492/74LS92(DIVIDE-BY-12 BINARY COUNTER) အိုင်စီ
၁၀-၂၃ 7493/74LS93[4-BIT(BINARY) COUNTER] အိုင်စီ
၁၀-၂၄ 74161/74LS161(4-BIT UP COUNTER) အိုင်စီ
၁၀-၂၅ 74192/74LS192(BCD UP-DOWN COUNTER) အိုင်စီ
၁၀-၂၆ 74193/74LS193(4-BIT UP-DOWN COUNTER) အိုင်စီ

အခန်း(၁၁) စီမော့စ်ဒေတာထိန်းပတ်လမ်းနှင့်စီကွင်ရှယ်လော့ဂျစ်အိုင်စီအသုံးချပတ်လမ်းများ
၁၁-၁ နိဒါန်း
၁၁-၂ 4051(ANALOG MULTIPLEXER) အိုင်စီ
၁၁-၃ 4066(QUAD BILATERAL SWITCH) အိုင်စီ
၁၁-၄ 4511(BCD-TO-7-SEGMENT LATCH/DECODER/DRIVER) အိုင်စီ
၁၁-၅ 4543(14543)(BCD-TO-7-SEGMENT LATCH/DECODER/DRIVER) အိုင်စီ
၁၁-၆ 4028(BCD-TO-DECIMAL DECODER) အိုင်စီ
၁၁-၇ 4013(DUAL D FLIP-FLOP) အိုင်စီ
၁၁-၈ 4027(DUAL J-K FLIP-FLOP) အိုင်စီ
၁၁-၉ 4021(8-STAGE SHIFT REGISTER) အိုင်စီ
၁၁-၁၀ 4020(14-STAGE BINARY COUNTER) အိုင်စီ
၁၁-၁၁ 4017(DECADE COUNTER/DECODER) အိုင်စီ
၁၁-၁၂ 4518(DUAL BCD COUNTER) အိုင်စီ
၁၁-၁၃ MC14553(3-DIGIT BCD COUNTER) အိုင်စီ
၁၁-၁၄ 4046[PHASE-LOCKED-LOOP(PLL)] အိုင်စီ

အခန်း(၁၂) ပရိုဂရမ်ပြုလုပ်နိုင်သောလော့ဂျစ်ပစ္စည်းများမိတ်ဆက်
၁၂-၁ နိဒါန်း
၁၂-၂ Programmable Array Logic (PAL)
၁၂-၃ Generic Array Logic (GAL)
၁၂-၄ PLD Programming

နောက်ဆက်တွဲ(၁) တီတီအယ်လ်အိုင်စီနံပါတ်နှင့်လုပ်ငန်းစဉ်
နောက်ဆက်တွဲ(၂) စီမော့စ်အိုင်စီနံပါတ်နှင့်လုပ်ငန်းစဉ်
နောက်ဆက်တွဲ(၃) 12-Hour Digital Clock Circuit